

There are no translations available.

Laboratorio de Microelectrónica

Localización

Edificio ETSIIT Escalera B Planta -4 Puerta S4-49 **Software**

Se detallan a continuación todos las herramientas software relacionadas con el diseño, test y verificación de circuitos electrónicos tanto comerciales y por lo tanto restringidos por licencia como de libre circulación.

Para cada uno de ellos se menciona: El nombre del paquete, la versión, el número de licencias y los puestos desde donde se puede ejecutar, el/los comando/s necesarios para invocar el software desde una ventana UNIX, la forma de ver la ayuda on-line y los posibles comentarios.

1. [Altera Maxplus II 9.6](#)
2. [Altera Quartus II y Modelsim 10.1](#)
3. [Cadence 2010 Assura DRC OA version 4.1](#)
4. [Cadence 2010 C to Silicon 10.20](#)
5. [Cadence 2010 EDI Encounter Digital Implementation 9.1](#)
6. [Cadence 2010 IC Virtuoso OA version 6.1.4](#)
7. [Cadence 2010 LDV Simulación lógica VHDL, Verilog-XL y AMS 9.2](#)
8. [Cadence 2010 Systems Package PCBs 16.3](#)
9. [Cadence 2012 MMSIM 11.10](#)
10. [Cadence 2013 Incisive y VSP 13.20](#)
11. [Cadence 2013 PVE Physical Verification 14.1](#)
12. [Cadence 2016 Europractice Release 2016](#)
13. [Cadence 2019 Europractice Release 2019](#)
14. [Matlab y Simulink R2012a](#)
15. [Suprem IV Simulador procesos tecnologicos A.9130](#)
16. [Synopsys SECP & SystemStudio 2013](#)
17. [Xilinx Vivado & SDK 2014.3](#)

Altera Maxplus II 9.6

Version: 9.6

Fecha: 01-Mar-2000

Estado: I

Comentarios:

Instalado nuevo ALTERA MAXPLUS II version 9.6 en: /soft/altera/9.6/maxplus2 (Ficheros del sistema y programas) /soft/altera/9.6/max2work (Ficheros de usuario y tutoriales) Hay 13 licencias flotante para TODAS las maquinas. Tambien hay 10 licencias para PC que funcionan mediante llave conectada al puerto paralelo. Al abrir el programa puede ser necesario introducir la clave de acceso particular de cada llave. Para ello, en el menu Options seleccionar la opcion Authorization Codes y teclear la clave correspondiente al numero de llave que aparece en la parte superior de la ventana y que es un numero de tipo T0000XXXXX. La correspondencia de numeros de llave y claves se puede consultar en el fichero s:/altera/licenses/alterakeys.txt Existen interfaces para VIEWLOGIC, SYNOPSIS, MENTOR GRAPHICS y CADENCE composer y concept aunque solo esta instalada la de SYNOPSIS. Para ejecutar: % xset +fp /soft/altera/maxplus2/fonts (opcionalmente) % max2win

Informacion adicional [aquí](#)

Altera Quartus II y Modelsim 10.1

Version: 10.1

Fecha: 24-Jan-2011

Estado: I

Comentarios:

Altera Quartus II, Nios II EDS y Modelsim Ahora disponible tanto para PCs con Linux y Windows. Software similar a Altera Maxplus II pero orientado a diseños con dispositivos de mayor complejidad. Hay 13 licencias concurrentes disponibles usadas de forma conjunta con el software de Altera Maxplus II.

Comandos:

% quartus (Entorno de desarrollo Quartus II) % vsim (Simulador Modelsim) %
nios2-ide (Entorno de desarrollo Nios II)

Informacion adicional [aquí](#)

Cadence 2010 Assura DRC OA version 4.1

Version: 4.1

Fecha: 01-Oct-2010

Estado: I

Comentarios:

Cadence Assura DRC OA version Cadence Assura contiene software para DRC, LVS y extracción de parásitos.

Informacion adicional [aquí](#)

Cadence 2010 C to Silicon 10.20

Version: 10.20

Fecha: 03-Dec-2010

Estado: I

Comentarios:

Cadence C to Silicon Compiler % ctosgui

Informacion adicional [aquí](#)

Cadence 2010 EDI Encounter Digital Implementation 9.1

Version: 9.1

Fecha: 01-Oct-2010

Estado: I

Comentarios:

Cadence EDI incluye la nueva herramienta de place and route avanzado para tecnologías submiro. % encounter % nanoroute

Informacion adicional [aquí](#)

Cadence 2010 IC Virtuoso OA version 6.1.4

Version: 6.1.4

Fecha: 01-Oct-2010

Estado: I

Comentarios:

Cadence IC Virtuoso Design Framework OA version Cadence IC es el Framework de Diseño e incluye Analog Artist, Virtuoso XL, Layout Editor, Diva verification tools y Spectre simulator. También soporta VHDL-AMS con la herramienta AMS Designer del paquete Cadence LDV. % virtuoso (Front to Back Design Environment) % icms (Mixed Signal Design Environment) % icde (Design Entry Environment) % icca (Chip Assembly Environment) % icds (Digital Design Environment) % msfb (Mixed Signal Front to Back) % layout (Layout Design Environment) % cdsdoc (Online Documentation)

Informacion adicional [aquí](#)

Cadence 2010 LDV Simulacion lógica VHDL, Verilog-XL y AMS 9.2

Version: 9.2

Fecha: 01-Oct-2010

Estado: I

Comentarios:

Cadence LDV Simulacion l3gica VHDL, Verilog-XL y AMS Cadence LDV es el entorno de simulaci3n VHDL y VERILOG, VERIFault_XL y AMS Designer. % ncsim % verilog % cdsdoctdv

Informacion adicional [aqui](#)

Cadence 2010 Systems Package PCBs 16.3

Version: 16.3

Fecha: 01-Oct-2010

Estado: I

Comentarios:

Cadence SPB Systems Package PCBs Cadence SPB Systems Package incluye Concept, Allegro, Signal and Power Integrity Tools and Package Designer. % allegro Nota: Este software tambi3n est3 disponible para windows.

Informacion adicional [aqui](#)

Cadence 2012 MMSIM 11.10

Version: 11.10

Fecha: 01-Jun-2012

Estado: I

Comentarios:

Cadence 2012 MMSIM. Comandos: % spectre % ultrasim % aps

Informacion adicional [aqui](#)

Cadence 2013 Incisive y VSP 13.20

Version: 13.20

Fecha: 01-May-2014

Estado: I

Comentarios:

Cadence 2013 Incisive and Virtual System Platform option. Comandos: % vsp_eclipse % irun % eplanner % emanager % vmanager % imc % simvision % simcompare % viewWaveform % ifv % specman % start_kit % start_nav % help_cds_incisiv

Informacion adicional [aqui](#)

Cadence 2013 PVE Physical Verification 14.1

Version: 14.1

Fecha: 01-Jun-2013

Estado: I

Written by Administrator

Wednesday, 05 June 2013 11:11 - Last Updated Monday, 14 April 2014 09:43

Comentarios:

Cadence Physical Verification Environment, incluye: Assura Verification System: ASSURA 4.14 DRC & LVS at >90nm Physical Verification System: PVS DRC 14.1 DRC & LVS at